



4-1-02 0500  
SS  
4 Co

500.39252X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): INOUE, et al.

Serial No.: 09/698,186

Filed: October 30, 2000

Title: SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING  
THE SAME



LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of  
Patents and Trademarks  
Washington, D.C. 20231

November 28, 2000

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the  
applicant(s) hereby claim(s) the right of priority based on:

Japanese Patent Application No. 11-307986

Filed: October 29, 1999

Japanese Patent Application No. 2000-134209

Filed: April 28, 2000

Japanese Patent Application No. 2000-134210

Filed: April 28, 2000

Japanese Patent Application No. 2000-134211

Filed: April 28, 2000

A certified copy of said Japanese Patent Application is  
attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

Gregory E. Montone  
Registration No. 28,141

GEM/ssr  
Attachment

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application: 1999年10月29日

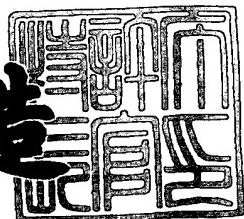
出願番号  
Application Number: 平成11年特許願第307986号

出願人  
Applicant(s): 株式会社日立製作所

2000年11月17日

特許長官  
Commissioner  
Patent Office

及川耕造



出証番号 出証特2000-3095067

【書類名】 特許願  
 【整理番号】 D99008191A  
 【提出日】 平成11年10月29日  
 【あて先】 特許庁長官殿  
 【国際特許分類】 H01L 21/60  
 【発明の名称】 フリップチップ接続用半導体装置とその製造方法  
 【請求項の数】 2  
 【発明者】  
   【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立  
     製作所生産技術研究所内  
   【氏名】 井上 康介  
 【発明者】  
   【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立  
     製作所生産技術研究所内  
   【氏名】 大録 範行  
 【発明者】  
   【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立  
     製作所生産技術研究所内  
   【氏名】 山口 欣秀  
 【発明者】  
   【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立  
     製作所半導体グループ内  
   【氏名】 安生 一郎  
 【発明者】  
   【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立  
     製作所半導体グループ内  
   【氏名】 西村 朝雄  
 【特許出願人】  
   【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 フリップチップ接続用半導体装置とその製造方法

【特許請求の範囲】

【請求項1】

微小粒子を含有するペースト状の絶縁材料をマスク印刷することで絶縁層を形成し、その上に金属配線を形成したことを特徴とする半導体装置。

【請求項2】

微小粒子を含有するペースト状の絶縁材料をマスク印刷することで絶縁層を形成し、該絶縁層の下層の端子に接続する部分と上層のバンプパッドとこれらを接続する金属配線とを同時に形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フリップチップ接続を目的とする半導体装置の構造および製造方法に関する。

【0002】

【従来の技術】

半導体装置の多くは積層構造となっており、各層の間には絶縁層が配置されている場合が多い。絶縁層には開口部が設けられ、その開口部を通して、下層の端子と上層の端子とを接続する配線が形成されている。

【0003】

絶縁層形成方法としては以下の方法が採用されている。つまり、感光性絶縁材料を半導体装置上にスピンドルコート法により塗布し、露光および現像を実施することで絶縁層の開口部を形成する。また、下層の端子と上層の端子とを接続する金属配線は、第二の感光性材料を絶縁層上層に塗布し、これに対して露光および現像を行うことでマスクを形成し、これとメッキ、スパッタ、CVD、蒸着等のプロセスを併用することで絶縁層下層の端子と上層とをつなぐ金属配線を形成する。マスクとして使用した感光性絶縁材料は不要となった後、これを除去する。

## 【0004】

以上の工程により、絶縁層の下層にある端子と上層とを接続する配線が形成可能となる。このような工程により形成された半導体装置の部分断面図を図4に示す。同図においては、アルミパッド7が絶縁層12下層の端子となっており、バンプパッド3が絶縁層上層の端子となっている。そして半導体が形成されたウェーハに形成されたアルミパッド7上に開口部を有する絶縁層12が形成されている。また、その開口部のアルミパッド7から、絶縁層12の上層のバンプパッド3まで、金属配線11が形成されている。バンプパッド3にはバンプ10が形成されている。なお、このようにアルミパッド7からバンプパッド3までの配線を形成することは再配線と呼ばれている。また、この際の絶縁層13の厚さは金属配線11の厚さとほぼ同等となっている。

## 【0005】

このような工程を経て製造された半導体装置をプリント配線板のような基板上に実装し、接続する形態のひとつにフリップチップ接続がある。図5はフリップチップ接続した半導体装置の断面図である。半導体装置13と基板14との接続は、半導体装置13の端子上に設けられたバンプ10が基板上で溶融後に再度固体化することで実現されている。半導体装置13と基板14との間隙は高剛性の樹脂で充填されている。なお、この樹脂は、アンダーフィル15と呼ばれ、接続部を補強する効果がある。アンダーフィルを実施したフリップチップ接続の例として特開平11-111768号公報がある。

## 【0006】

## 【発明が解決しようとする課題】

しかしながら上記従来技術には、以下のようないくつかの問題がある。

## 【0007】

第一に半導体装置と基板との間隙への樹脂の供給方法に難がある。つまり、隙間が一般的に0.3mm以下である間隙に対して樹脂を供給する方法として、毛細管現象を利用する方法がとられている。しかし、アンダーフィル用の樹脂材料は、高粘度の液状樹脂であるので、隙間に埋め込む時間がかかるため生産性が悪く、また接続信頼性に悪影響をおよぼす空泡が残存しやすい等の問題がある。

## 【0008】

第二に半導体装置の取り外しに難がある。つまり、基板に接続した半導体装置が不良品であった場合、同半導体装置を基板上から取り外しても、硬化したアンダーフィル材料が、取り外した後も基板上にアンダーフィル材料が残留してしまうため、基板の再生が難しいという問題が存在する。

## 【0009】

第一および第二の問題点を解決するためにも、アンダーフィルを実施せずに、半導体装置を基板に接続することが望ましい。しかしながら、アンダーフィルは、完成した電気製品を使用する際の発熱等による接続部に生じる歪みに起因する、接続部の破壊を防止する目的で実施されており、単に実施しない場合、半導体装置の接続寿命が極端に短くなってしまうという問題が生じる。

## 【0010】

## 【課題を解決するための手段】

以上のような接続部の破壊を防止するために、半導体装置の絶縁層に低弾性の材料を使用し、かつ絶縁層の厚さを35ミクロン以上に厚膜化することとした。これにより、接続部に生じる応力を大幅に低減することが可能となり、半導体装置の接続寿命は大幅に向上する。

## 【0011】

しかしながら、厚膜の絶縁層を採用する場合、従来の配線形成方法が適用できないという問題がある。つまり、絶縁層を厚膜形成する場合、絶縁層形成用の材料は高粘度であるため、スピンドルコート法では気泡を含んだ絶縁層となってしまい、絶縁層としての機能をはたさなくなってしまう。これとは別に新規の厚膜形成方法を開発したとしても、35ミクロンの膜厚では光の透過性が低下するため、露光現像では絶縁層の開口部を高精度加工ができない。この問題が解決できたとしても絶縁層の開口部の側壁は80度以上の概垂直であり、かつその高さが配線厚さより大幅に大きい値となるため、金属配線が側壁に形成され難くなる。またたとえ形成できた場合でも、側壁と上層との境界部における金属配線の形状がノッチ状となるため、応力が集中しやすく、このため亀裂が進展しやすい。このため、基板接続時の接続寿命が短くなってしまう。

## 【0012】

そこで本発明においては、低弾性絶縁材料をマスク印刷することで、厚膜絶縁層の形成を行い、さらに印刷時に絶縁層開口部のエッジ形状をなだらかな斜面とした。これにより、絶縁層上の配線は従来工法により形成可能となり、かつ応力が集中するノッチ状の部位も存在しないため、配線の断線も生じにくい。よって、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置が実現される。

## 【0013】

## 【発明の実施の形態】

以下、本発明の一実施例を図により説明する。

## 【0014】

まず、本発明による半導体装置の構造について説明する。図1に本発明の半導体装置の部分断面図を示す。なお、本図は説明のため、各部の寸法比は実際のものとは異なっている。半導体回路が形成されたウェーハ9とは、半導体製造工程でいうところの前工程を終了したウェーハであり、半導体チップに分割切断前のものである。各半導体チップにはアルミパッドが形成されており、QFP (Quad Flat Package)などの半導体パッケージにおさめる場合は、このアルミパッド7に金ワイヤを接続し、半導体パッケージの外部端子との導通を実現している。半導体回路が形成された半導体チップの表面は、アルミパッド上および多数個の半導体が形成されたウェーハを半導体チップに切断する際の切断部を除き、保護膜8に覆われている。この保護膜8には厚さ2乃至10ミクロン程度の感光性樹脂材料を使用している。

## 【0015】

保護膜8の上のアルミパッド7が存在しない領域には厚さ35乃至150ミクロンの応力緩和層5が選択的に塗布されている。応力緩和層5は、半導体ウェーハより大幅に小さい弾性係数を有する樹脂材料により形成されている。応力緩和層5のエッジ部は、なだらかなスロープとなっており、その平均勾配は5乃至30%程度である。図1の場合、エッジより500ミクロンの水平距離にて50ミクロンの膜厚となっているため、平均勾配は10%である。再配線用配線4は、

銅などの金属で形成されており、アルミパッド7と応力緩和層5表面のバンプパッド3とを接続している。またバンプパッド3上はバリアメタルとしてAuがメッキ2されている。ウェーハ表面はバンプパッド3および多数個の半導体が形成されたウェーハ9を半導体チップに切断する際の切断部を除き、表層保護膜6で覆われている。表層保護膜6としてはソルダーレジストが使用されている。また、バンプパッド3上には、はんだバンプ1が形成されている。

## 【0016】

この半導体装置構造によれば、厚膜の応力緩和層5が再配線用配線4と半導体が形成されたウェーハ9間に存在するため、半導体装置が駆動する際にはなんだバンプ1が受けていた熱による歪みを分散させることができるとなる。このため、この半導体装置を基板に搭載してもアンダーフィルを実施することなく接続寿命を延ばすことが可能となる。

## 【0017】

本発明における半導体装置の製造工程は、以下の通りとなる。

## 【0018】

- 半導体回路が形成され、外部接続用のアルミパッドとそれ以外の部分が保護膜で覆われた半導体ウェーハについては、従来の半導体装置と同じ工程にて製造する。

## 【0019】

- 印刷機によりペースト状ポリイミドを応力緩和層形成部に印刷塗布し、加熱硬化させる。

## 【0020】

- メッキ種膜をスパッタ等の方法で形成した後に、フォトレジストを用いマスクを形成する。このマスクを利用してメッキを行い、再配線用配線4の形成を行う。また、必要に応じてメッキを繰り返すことで再配線用配線4を多層構造とする。

## 【0021】

- フォトレジストの除去およびメッキ種膜の除去を行った後にフォトレジストを用いマスクを形成する。このマスクを利用してパッド最表面に無電解金メッキ

を行う。

【0022】

5. パッド上にフラックスと共にはんだボールを搭載し、加熱することでパッドにはんだボールを接続し、はんだバンプを形成する。

【0023】

6. 半導体ウェーハを個片チップに切断する。

【0024】

以下では、上記の2、3、4について詳細に説明する。

【0025】

まず、2の印刷工程について説明する。印刷に使用するマスクは、プリント配線板に対するはんだペースト印刷などに使用する印刷用マスクと同じ構造のものであり、ニッケル合金製のステンシルを枠に樹脂シートを介して貼り付けられたメタルマスクなどを使うことが出来る。印刷用マスクのパターン部の開口部は、50ミクロン程度は印刷後にペーストが濡れ広がるため、それを見込んだ分、小さめに製作すると良い。実際のペースト印刷は、市販の自動印刷機にて基本的に実施可能である。印刷用マスクと半導体ウェーハのパターンとを位置合わせした状態で密着させ、その状態でスキージ印刷をするいわゆるコンタクト印刷をおこなう。印刷に際しては、第一スキージで印刷用マスクのスキージ面全体をペーストでコーティングし、その後、第二スキージで印刷用マスクの開口部を充填し、かつ余分なペーストを除去する。その後、印刷用マスクを半導体ウェーハに対して相対的に上昇させることで印刷が完了する。

【0026】

引き続きペーストが印刷塗布された半導体ウェーハをホットプレートや加熱炉を用いて段階的に加熱することでペーストが硬化し、応力緩和層5の形成が完了する。

【0027】

ここで、使用している応力緩和層5形成用の材料は、ペースト状のポリイミド材料であり、保護膜の上に印刷塗布された後に加熱することで硬化することが出来る。また、このペーストは、ペースト状のポリイミドおよびその中に分散した

多数のポリイミドの微小粒子からなっている。このポリイミド微小粒子は、液状ポリイミドと同じ材料が硬化したものであるので、液状ポリイミドが硬化した際には、一種類の材料からなる均一な応力緩和層5が形成されることとなる。

### 【0028】

液状ポリイミド中にポリイミド微小粒子を分散させることで材料の粘弾特性を調整することが可能となるため、印刷性に優れたペーストを使用することが出来る。このような材料としては日立化成工業株式会社が製造販売しているG H-P 500が存在している。同材料は、粘度が530 Pa・s、チキソトロピー係数が2.8であり、印刷塗布特性に優れている。このため、濡れ広がりは小さく、図2に示したような断面形状を有する応力緩和層5の形成が半導体が形成されたウェーハ9上に可能となる。なお、必要となる応力緩和層5の膜厚が1回の印刷で形成されないときには、印刷及び材料の硬化を複数回繰り返すことで所定の膜厚を得ることができる。G H-P 500および厚さ65ミクロンのメタルマスクを使用した場合、2回の印刷で硬化後の膜厚として50ミクロンを得ることが出来る。なお、本実施例ではG H-P 500を使用して応力緩和層5の形成を行ったが、微粒子をペースト中に分散させることで印刷に必要な粘弾性特性を確保でき、かつ材料特性上、本製造プロセスに耐える材料であれば、他の低弾性樹脂を使用しても良い。更に微粒子をペースト中に分散させることなく印刷に必要な粘弾性特性が確保される材料が入手可能であれば、それを使用しても良い。

### 【0029】

引き続き、再配線工程を説明する。本実施例では再配線用配線4をCuとNiの2層としており、また片側の末端をバンプパッドと兼用している。まず、電気メッキを実施するための種膜となるCrとCuのごく薄い膜をスパッタにより半導体ウェーハ全面に形成する。引き続き、ホトリソ技術により再配線用配線4形成部のみが開口したレジストマスクを形成する。CuメッキおよびNiメッキを行ったのちにレジストマスクを除去し、エッチングすることで予め成膜した種膜を除去する。バンプパッド部3のみが開口したレジストマスクをホトリソ技術により形成し、引き続き無電解Auメッキを実施することでバンプパッド部3にAuが成膜される。このレジストマスクは除去せず表面保護膜となる。このように

、応力緩和層5の周囲は前述のようになだらかなスロープとなっているため、一度のメッキ、スパッタ、CVD、蒸着等の成膜プロセスにより、バンプパッド3と半導体ウェーハ9のアルミパッド7とを接続する金属配線を形成しても、ノッチ状の応力集中箇所が存在しないという特徴がある。以上の工程によりアルミパッド7からバンプパッド3までの再配線用配線4およびバンプパッド3が、半導体が形成されたウェーハ9上に図3に示すごとく形成される。

#### 【0030】

次にはんだバンプ形成工程を説明する。はんだバンプ形成は市販されているはんだボールマウンタとリフロー炉を使用することで実現できる。つまり、はんだボールマウンタは、半導体ウェーハのバンプパッド3上に所定量のフラックスとはんだボールを搭載する。この際、はんだボールはフラックスの粘着力によりバンプパッド上に仮固定される。はんだボールが搭載された半導体ウェーハをリフロー炉に投入することではんだボールは一旦溶融し、その後再び固体化することで、図1に示したバンプパッド3に接続したはんだバンプ1となる。このほかにも印刷機を用いてはんだペーストをバンプパッド3上に印刷塗布し、これをリフローすることではんだバンプ1を形成する方法もある。何れの方法においてもはんだ材料は様々なものを選択することが可能となり、現時点において市場に供給されているはんだ材料のうち特に使用できないものは無い。また、AuやCuが核となったボールを使用したバンプや導電材料を配合した樹脂を使用して形成したバンプを使用しても良い。

#### 【0031】

以上により図1にすでに示した応力緩和層5を有し、かつ最低限の工数で再配線用配線4が形成され、しかも再配線用配線4には応力が集中するノッチ部が存在しない半導体装置が実現できる。この構造によれば、アンダーフィルを実施せずフリップチップ接続した場合でも半導体装置の接続信頼性が大幅に向上する。このため、多くの電気製品においてアンダーフィルを使用しないフリップチップ接続が可能となる。

【0032】

【発明の効果】

本発明にある応力緩和層を有する半導体チップを使用することで、従来フリップチップ接続時に実施していたアンダーフィルを実施しない場合でも充分な接続寿命が得られることとなる。このため、コストがかさむアンダーフィルが不要となるという大きな効果が得られることとなる。

【図面の簡単な説明】

【図1】

本発明の半導体装置の構造を示す部分断面図である。

【図2】

半導体装置に応力緩和層を形成した状態を示す断面図である。

【図3】

半導体装置の応力緩和層上に再配線用配線およびバンプパッドを形成した状態を示す断面図である。

【図4】

従来の絶縁層の下層と上層との接続状態を示した断面図である。

【図5】

従来の半導体装置におけるアンダーフィルを使用した基板との接続状態を示した断面図である。

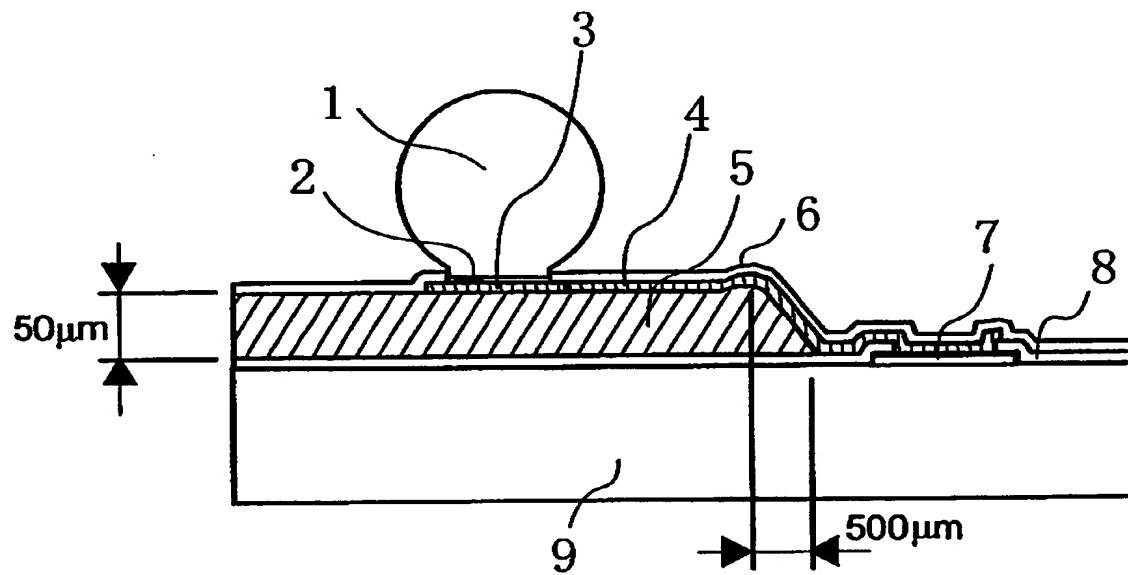
【符号の説明】

- |             |            |                  |
|-------------|------------|------------------|
| 1 ⋯ はんだバンプ、 | 2 ⋯ Auメッキ、 | 3 ⋯ バンプパッド、      |
| 4 ⋯ 再配線用配線、 | 5 ⋯ 応力緩和層、 | 6 ⋯ 表層保護膜、       |
| 7 ⋯ アルミパッド、 | 8 ⋯ 保護膜、   | 9 ⋯ 半導体が形成されたウエハ |
| 10 ⋯ バンプ、   | 11 ⋯ 金属配線、 | 12 ⋯ 絶縁層、        |
| 13 ⋯ 半導体装置、 | 14 ⋯ 基板、   | 15 ⋯ アンダーフィル     |

【書類名】 図面

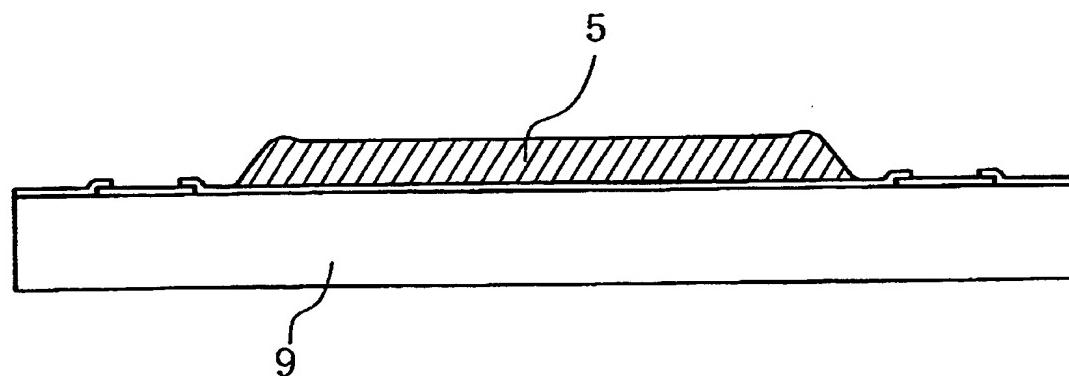
【図1】

図1



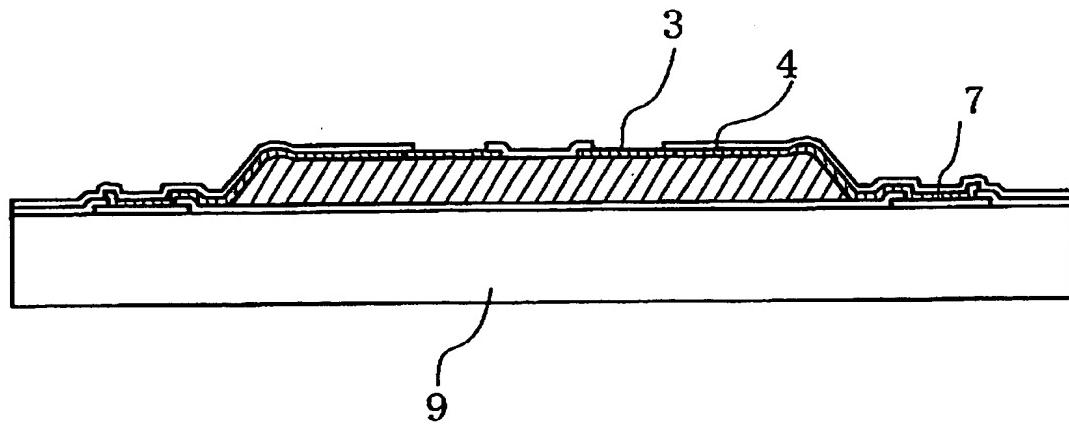
【図2】

図2



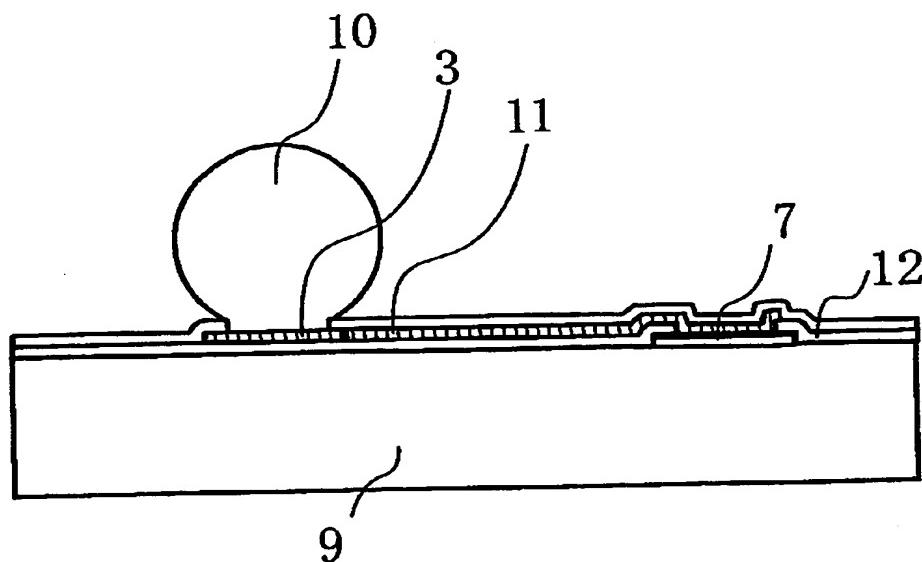
【図3】

図3



【図4】

図4



【図5】

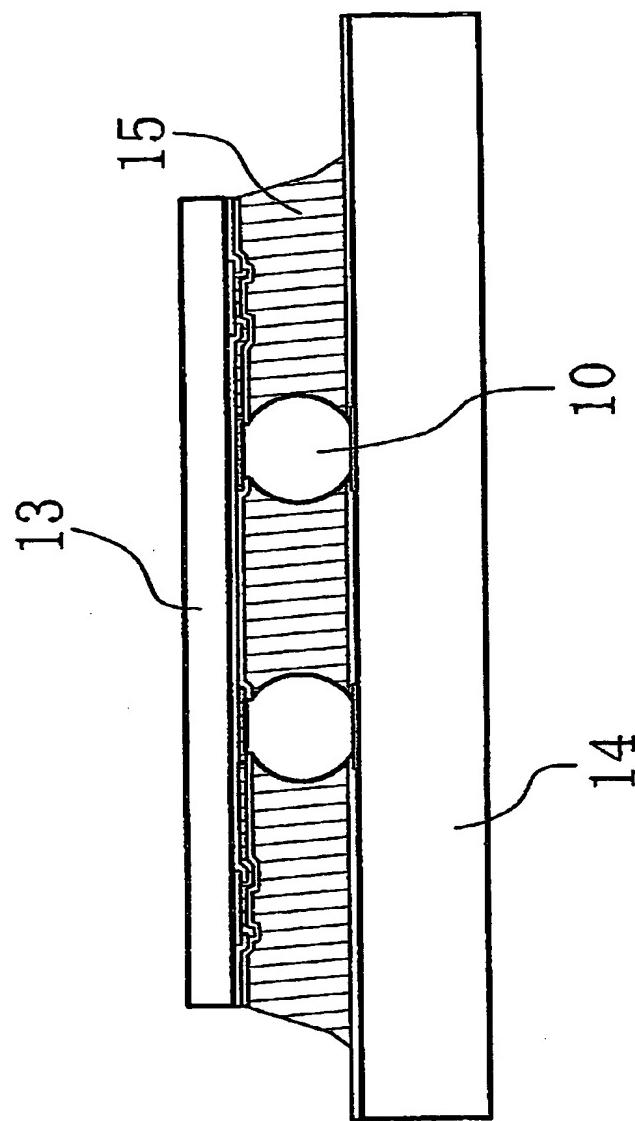


図5

【書類名】 要約書

【要約】

【課題】

アンダーフィルを行うことなく、フリップチップ接続した半導体装置の接続寿命を確保できる半導体装置を提供する。

【解決手段】

応力緩和層を絶縁材料の厚膜印刷によりバンプパッドの下側に形成し、かつ配線への応力集中部をなくすことで基板実装時の接続部に作用する応力を大幅に緩和した。

【選択図】 図1

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所